

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Patent Application of:
Hiroshi Saitoh

Application No.: Not Yet Assigned

Confirmation No.:

Filed: Concurrently Herewith

Art Unit: N/A

For: SEMICONDUCTOR DEVICE AND
MANUFACTURING METHOD
THEREFOR

Examiner: Not Yet Assigned

CLAIM FOR PRIORITY AND SUBMISSION OF DOCUMENTS

U.S. Patent and Trademark Office
2011 South Clark Place
Customer Window, Mail Stop Patent Application
Crystal Plaza Two, Lobby, Room 1B03
Arlington, VA 22202

Dear Sir:

Applicant hereby claims priority under 35 U.S.C. §119 based on the following prior foreign application filed in the following foreign country on the date indicated:

<u>Country</u>	<u>Application No.</u>	<u>Date</u>
Japan	2003-044495	February 21, 2003

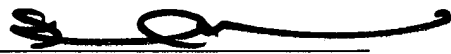
Application No.: Not Yet Assigned

Docket No.: X2007.0150

In support of this claim, a certified copy of the said original foreign application is filed herewith.

Dated: February 19, 2004

Respectfully submitted,

By 
Steven I. Weisburd
Registration No.: 27,409
DICKSTEIN SHAPIRO MORIN &
OSHINSKY LLP
1177 Avenue of the Americas
41st Floor
New York, New York 10036-2714
(212) 835-1400
Attorney for Applicant

SIW/da

日本国特許庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日 2003年 2月21日
Date of Application:

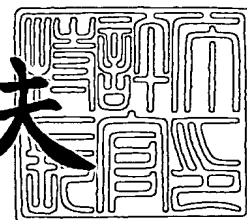
出願番号 特願2003-044495
Application Number:
[ST. 10/C]: [JP 2003-044495]

出願人 ヤマハ株式会社
Applicant(s):

2003年 9月25日

特許庁長官
Commissioner,
Japan Patent Office

今井康夫



【書類名】 特許願

【整理番号】 J98773A1

【提出日】 平成15年 2月21日

【あて先】 特許庁長官 殿

【国際特許分類】 H01L 23/50

【発明の名称】 半導体装置及びその製造方法

【請求項の数】 10

【発明者】

【住所又は居所】 静岡県浜松市中沢町 1 0 番 1 号 ヤマハ株式会社内

【氏名】 斉藤 博

【特許出願人】

【識別番号】 000004075

【氏名又は名称】 ヤマハ株式会社

【代理人】

【識別番号】 100064908

【弁理士】

【氏名又は名称】 志賀 正武

【選任した代理人】

【識別番号】 100089037

【弁理士】

【氏名又は名称】 渡邊 隆

【手数料の表示】

【予納台帳番号】 008707

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9001626

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 半導体装置及びその製造方法

【特許請求の範囲】

【請求項 1】 半導体チップが複数の電極部と電氣的に接続され、前記半導体チップと前記電極部とが樹脂からなるパッケージにより封止されており、前記電極部に形成された電極面が前記樹脂からなるパッケージの表面に露出しており、かつ、前記電極面は半導体チップのボンディングパッドの内側に配置されており、さらに前記露出した電極面にはんだバンプを具備してなることを特徴とする半導体装置。

【請求項 2】

前記樹脂からなるパッケージの電極面が露出している面にハーフカットダイシングによる溝を具備してなることを特徴とする請求項 1 に記載の半導体装置。

【請求項 3】

前記溝にリードフレームの電極支持部の切断面が露出していることを特徴とする請求項 1 又は請求項 2 に記載の半導体装置。

【請求項 4】

前記溝が複数形成されており、そのうち少なくとも 1 本の溝には溝の両側に相対向する電極支持部の切断面が露出していることを特徴とする請求項 1 から請求項 3 のいずれか 1 項に記載の半導体装置。

【請求項 5】

前記溝が複数形成されており、そのうち少なくとも 1 本の溝の底部に、前記外枠をなすリードフレームに形成された凹凸部の切断面が露出していることを特徴とする請求項 1 から請求項 4 のいずれか 1 項に記載の半導体装置。

【請求項 6】 請求項 1 に記載の半導体装置を製造するに際して、外枠をなすフレームと、該外枠の内側に形成された複数の電極部と、該フレームと該電極部とを連結する電極支持部とを有するリードフレームをプレス成形する工程と、前記電極支持部を前記外枠をなすフレームの一部及び前記電極部表面のレベルから引込ませる工程と、前記電極支持部に連結された電極部と前記半導体チップとを電氣的に接続するフレーム組立工程と、前記フレーム組立物を、前記電極部の

電極面が外部に露出した状態で樹脂により封止する封止工程と、前記露出した電極面に金属メッキするメッキ工程と、前記金属メッキされた電極面にはんだバンプを形成する工程と、前記はんだバンプを形成した後に、少なくとも前記電極支持部の一部を切除して前記複数の電極部を切り離す切除工程とを有することを特徴とする半導体素子の製造方法。

【請求項 7】 前記プレス成形する工程において、前記外枠をなすフレームには前記電極面よりも窪んだ凹部と前記電極面と同じ面をなす凸部とからなる凹凸を形成することを特徴とする請求項 6 に記載の半導体素子の製造方法。

【請求項 8】 前記プレス成形する工程において、前記外枠をなすフレームの中央部に中枠フレームを形成することを特徴とする請求項 6 に記載の半導体素子の製造方法。

【請求項 9】 前記引き込ませる工程が、エッチング、研削、もしくはプレス加工のうちから選ばれるいずれか一つの方法によることを特徴とする請求項 6 に記載の半導体素子の製造方法。

【請求項 10】 前記電極部を切り離す切除工程において、前記外枠をなすフレームに設けた凸部の頂上を切除することを特徴とする請求項 6 に記載の半導体素子の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は半導体装置及びその製造方法に関し、特に L G A (Land Grid Array) タイプの半導体装置において、そのサイズが半導体チップとほぼ同じ程度まで小型化され、しかも外部回路と接続する電極が剥離し難くかつはんだの乗りが安定した半導体装置及びその製造方法に関するものである。

【0002】

【従来の技術】

一般に樹脂パッケージにより封止された半導体装置は、半導体チップと電極とが電氣的に接続され、この電極の一部が外部に露出した状態で樹脂からなるパッケージにより一体に封止されて形成されている。従来の半導体装置は前記電極が

パッケージ本体の側面から水平方向に突出するように構成されていたが（例えば、特許文献 1 参照。）、半導体素子から導出される端子数の増大と小型化の要求に対応して、最近では L G A（Land Grid Array）タイプと称し、パッケージ本体の裏面（実装面）に多数の電極が配列されたものが用いられるようになってきている。

【 0 0 0 3 】

【特許文献 1】

特開 2 0 0 0 - 2 8 6 3 7 5 号公報（図 2）

【 0 0 0 4 】

この L G A タイプ（Land Grid Array）の半導体装置は概略、以下のようにして製造される。

図 1 7 は前記従来の半導体装置を製造する際に用いられるフレームの一例を示し、図 1 8 は前記のフレームを用いて製造された半導体装置の一部断面を示す。

図 1 7 に示すフレーム 1 0 5 は、外枠として端子支持部 1 5 1 を有し、この端子支持部 1 5 1 には、内側に連結された端子 1 0 2 a の群と、外側に連結された端子 1 0 2 b の群とが配列されている。またフレーム 1 0 5 の 4 隅から内側にステージ支持部 1 5 3 が延びて中央に配されたステージ 1 5 2 を支持している。

【 0 0 0 5 】

このフレームのステージ 1 5 2 に半導体チップ 1 0 1 を載置して固定する。図 1 8 に示すように、半導体チップ 1 0 1 をフェイスアップモードで装着する場合は、半導体チップ 1 0 1 のパッド 1 0 1 a と各端子 1 0 2 の裏面とを接続細線 1 0 3 により接続する。図示しないが半導体チップがフェイスダウンモードで装着される場合は、半導体チップ 1 0 1 のパッド 1 0 1 a と各端子 1 0 2 とをはんだバンプ又ははんだボールにより直接に接続する。

【 0 0 0 6 】

前記のように半導体チップ 1 0 1 とフレーム 1 0 5 とが接続されたフレーム組立物を、外部回路と接続する端子 1 0 2 の電極面 1 2 1 を外向きに露出させた状態で、樹脂からなるパッケージ 1 0 4 により封止する。次に、各端子の電極面 1 2 1 と共にパッケージ 1 0 4 から露出している端子支持部 1 5 1 をダイシングに

より研削除去し、それぞれ内側の端子 1 0 2 a と外側の端子 1 0 2 b を切り離す。実際には前記フレーム組立物のユニットが多数連結された多連装のフレーム組立物が用いられるので、外側端子 1 0 2 b の外縁部もダイシングして個々の半導体装置を切り離す。符号 D G は端子支持部 1 5 1 を研削除去した跡に形成された切削溝を表わす。

【 0 0 0 7 】

【発明が解決しようとする課題】

前記のようにして製造された L G A タイプの半導体装置は、端子 1 0 2 が半導体チップ 1 0 1 の外側に張り出して設けられているので、半導体装置の大きさは半導体チップ 1 0 1 の大きさよりも一回り大きくなり、半導体装置の小型化の要求に沿わないことになる。

【 0 0 0 8 】

また、前記のようにして製造された L G A タイプの半導体装置を外部回路と接続するには、半導体装置の下面（以下「実装面」という）を例えばはんだ浴に漬けて各端子の電極面 1 2 1 にはんだフィレットを形成し、外部回路の端子に密着させる。このはんだ盛りに際して、従来の半導体装置には不具合があった。その一つは、端子 1 0 2 がダイシングによりパッケージ 1 0 4 に形成された切削面 1 4 1 に一方の端面 1 2 3 が露出していて、この露出した端面 1 2 3 が電極面 1 2 1 に連続しているので、はんだ浴に漬けたとき、図 1 9（a）に示すように、はんだが電極面 1 2 1 ばかりでなく端面 1 2 3 側にも回り込み、電極面 1 2 1 から連続したはんだフィレット F が形成され、はんだの付着量が一定せず、従って外部回路との接合強度にバラツキが生じ、また、はんだ消費量が一定しないので生産管理に支障を来すことである。また、図 1 9（b）に示すように、はんだ盛りに際して内側の端子 1 0 2 a と外側の端子 1 0 2 b との間にはんだフィレット F によるブリッジが形成されたり、又ははんだの付着量が多すぎて外部回路と接合する際に外部回路の端子間にはんだのブリッジが形成されるという問題もあった。更に図 1 9（c）に示すように、外部回路 1 2 0 と接合した後に半導体装置が引張られると、端子 1 0 2 とパッケージ 1 0 4 とが剥離し易いという問題もあった。

【 0 0 0 9 】

実際に端子 1 0 2 とパッケージ 1 0 4 との結合力は一方が金属であり一方が樹脂であることから比較的弱く、前記のダイシングの衝撃によっても剥離が起こる可能性があった。この問題に関して特開 2 0 0 0 - 2 8 6 3 7 号公報は、図 1 9 (d) に示すように、パッケージ裏面から端子支持部（前記公報では「連結体」）を取り除くことで端子（「接続片」） 1 1 0 を個々に分離し、前記分離した領域以外の前記端子 1 1 0 の側面に前記パッケージ（「樹脂封止体」）との密着性を向上させる食い付き部 1 2 4 を設けた半導体装置を提案している。しかしこの方法では、端子の露出した端面が電極面に連続しているためにはんだフィレット F の付着量が一定しない問題、はんだによるブリッジが発生する問題などがいずれも解決できないばかりでなく、端子 1 1 0 を個々に分離した領域すなわち切削面 1 4 1 の側面には食い付き部 1 2 4 が形成できないので、端子 1 1 0 とパッケージ 1 0 4 との接合力が不十分で、外部回路と接合した後に半導体装置が引張られる際には端子 1 1 0 とパッケージ 1 0 4 と剥離の可能性が排除できなかった。

【 0 0 1 0 】

本発明は前記の課題を解決するためになされたものであって、その目的の一つは外部回路と接続するための端子電極を含めた半導体装置の大きさが、半導体チップサイズとほぼ同じ大きさの半導体装置とすることにより、最近の電子部品の小型化の要求に応えられるようにするものである。

また他の目的は、端子の電極面におけるはんだの付着量を安定化し、はんだによるブリッジの発生を防止し、端子支持部を除去する際のみならず外部回路と接合した後に半導体装置が引張られても十分な耐剥離性を有する半導体装置及びその製造方法を提供することである。

【 0 0 1 1 】**【課題を解決するための手段】**

前記の課題を解決するために本発明の半導体装置は、半導体チップが複数の電極部と電氣的に接続され、前記半導体チップと前記電極部とが樹脂からなるパッケージにより封止されており、前記電極部に形成された電極面が前記樹脂からなるパッケージの表面に露出しており、かつ、前記電極面は半導体チップのボンデ

イングパッドの内側に配置されており、さらに前記露出した電極面にはんだバンプを具備してなる半導体装置とした。

このような構造の半導体装置とすれば、半導体装置の大きさを半導体チップサイズとほぼ同じ大きさにすることが可能となり、電子部品の小型化がはかれるようになる。

また、電極面におけるはんだの付着量が安定し、しかも半導体チップと樹脂パッケージとの剥離を防ぐことが可能となる。

【 0 0 1 2 】

本発明の半導体装置では、前記樹脂からなるパッケージの電極面が露出している面に、ハーフカットダイシングによる溝を具備したものであっても良い。

また、前記溝にリードフレームの電極支持部の切断面が露出しているものであっても良い。

また、前記溝が複数形成されており、そのうち少なくとも 1 本の溝には、溝の両側に相対向する電極支持部の切断面が露出しているものであっても良い。さらに、前記溝が複数形成されており、そのうち少なくとも 1 本の溝の底部に、前記外枠をなすリードフレームに形成された凹凸部の切断面が露出しているものであっても良い。

これらの溝は、複数の電極部を連結している電極支持部の一部を切断して、各電極部を電氣的に独立させるために形成されたものである。各溝内に露出している電極支持部の切断面の周囲は封止用の樹脂で覆われており、しかも電極面からは窪んだ位置に露出しているので、電極面にはんだバンプを形成する際にも切断面にはんだが回り込むこともなく、ブリッジを形成することもない。したがって、はんだの付着量も一定して生産管理も容易で、はんだの無駄が生じることもない。もちろんこの溝は電極支持部を切断除去した後、再び絶縁性、耐湿性の樹脂等で埋め戻しても良い。

【 0 0 1 3 】

次に、本発明の半導体装置の製造方法は、外枠をなすフレームと、該外枠の内側に形成された複数の電極部と、該フレームと該電極部とを連結する電極支持部とを有するリードフレームをプレス成形する工程と、前記電極支持部を前記外枠

をなすフレームの一部及び前記電極面のレベルから引込ませる工程と、前記電極支持部に連結された電極部と前記半導体チップとを電氣的に接続するフレーム組立工程と、前記フレーム組立物を、前記電極部の電極面が外部に露出した状態で樹脂により封止する封止工程と、前記露出した電極面に金属メッキするメッキ工程と、前記金属メッキされた電極面にはんだバンプを形成する工程と、前記はんだバンプを形成した後に、少なくとも前記電極支持部の一部を切除して前記複数の電極部を切り離す切除工程とを有する方法とした。

このような製造方法とすれば、大きさが半導体チップサイズとほぼ同じ大きさの半導体装置が容易に得られ、半導体装置の小型化に寄与できるようになる。また、電極面におけるはんだの付着量を安定し、しかも半導体チップと樹脂パッケージとの剥離を防ぐことができる半導体装置が容易に得られるようになる。

【0014】

本発明の半導体装置の製造方法においては、前記プレス成形する工程において、前記外枠をなすフレームには前記電極面よりも窪んだ凹部と前記電極面と同じ面をなす凸部とからなる凹凸を形成する手段を含むことが好ましい。

また前記プレス成形する工程において、前記外枠をなすフレームの中央部に中枠フレームを形成する手段を含むことが好ましい。

このような工程を採用すれば、リードフレームの骨格部分を簡単な方法で能率良く製造できるからである。

【0015】

また、本発明の半導体装置の製造方法においては、前記引き込ませる工程として、エッチング、研削、もしくはプレス加工のうちから選ばれいずれか一つの方法を採用することができる。

これらいずれの方法によっても比較的簡単に前記電極支持部を一段引き込ませることが可能であり、設備の余裕に合わせて任意の方法を選択すればよい。

【0016】

さらに、本発明の半導体装置の製造方法においては、前記電極部を切り離す切除工程において、前記外枠をなすフレームに設けた凸部の頂上を切除して切り離すのが好ましい。

このような方法を採れば、半導体装置を組み立てた後の安定した状態で、複数の電極部を一気に切り離すことにより、多数の外部接続電極を能率良く形成することが可能となる。

【 0 0 1 7 】

【発明の実施の形態】

次に本発明の実施の形態を具体例によって説明するが、これらの具体例は本発明を何ら制限するものではない。また添付の図面は本発明の思想を説明するためのものであって、本発明の説明に不要な要素は省略した。また、図示した各要素の形状・数・各部の縮尺等は実際のものと必ずしも一致していない。

【 0 0 1 8 】

図 1 は本発明の半導体装置の一実施形態を示す外観図であり、図 2 は前記半導体装置の、線 A - A' に沿った断面構造を示す図である。図 1, 図 2 に示すように、本発明の半導体装置 1 は半導体チップ 5 のボンディングパッド 7 とリードフレームの電極部とがボンディングワイヤー 8 で接続されており、半導体チップ 5 を含むリードフレーム全体が封止用樹脂 2 でパッケージされ、リードフレームの電極 2 0 のみが封止用樹脂 2 の一面に露出した構造となっている。図 1 に示すように本発明の半導体装置では、一つの表面に多数のはんだバンプ 3 が整然と配列されて形成されている。また、本発明の半導体装置では、多数の電極 2 0 が露出した面には、通常格子状の溝 4 が設けられている。また、図 2 に示すように、封止用樹脂 2 の表面に露出した電極 2 0 は、半導体チップ 5 のボンディングパッド 7 の内側（半導体チップの中心側）に配置されている。なお、電極 2 0 の配置については後に詳述するが、このような配置をすることにより、半導体装置 1 の大きさは半導体チップ 5 の大きさよりも僅かに大きくなるだけで、従来に比較して格段に小型化されたものとなっている。

【 0 0 1 9 】

図 2 に示す断面構造で示すように、本発明の半導体装置では半導体チップ 5 の上に多数の電極支持部 1 7 と電極 2 0 とが並んで配列されており、これらは封止用の樹脂により互いに絶縁された状態で固定され、電極 2 0 のみが封止用樹脂 2 の表面に露出している。そして電極 2 0 の表面にははんだバンプ 3 が形成されて

いる。

【0020】

本発明の半導体装置の細部を説明するのに先立って、まず本発明の半導体装置の製造方法から説明する。

本実施形態の半導体装置は、下記の製造方法により製造することができる。

図3は本発明の半導体装置の製造方法の工程図である。すなわち本発明の製造方法は①フレーム成形工程、②フレーム組立工程、③封止工程、④メッキ工程、⑤はんだバンプ形成工程、および⑥切除工程を含んでいる。以下、工程順に詳しく説明する。

【0021】

①フレーム成形工程

図4は、フレーム成形工程において成形されるリードフレームの1ユニットを実装面側から見た平面図である。実際のフレームはこのユニットと同形のユニットが平面的に多数連結されてになっているが、ここでは図示した1ユニットをリードフレーム10として説明する。このリードフレーム10は外形が方形の金属板からなり、四周に相対向する外枠11、13があり、図4の例では外枠11を連結するように中央部に中枠15が形成されている。そして外枠13と中枠15の間には、電極支持部17に支えられた電極20が多数形成されている。なお、本実施の形態においては、電氣的に繋がっている外枠11、13、電極支持部17及び電極20を纏めて電極部と称することとする。

ここではリードフレームの1ユニットを説明したが、実際の加工にあたっては、このようなリードフレームユニットの四隅がフレーム連結部18によって多数個連結されたものを加工することになる。

【0022】

次に、前記のリードフレーム10に引き込み加工を行う。この加工は、電極支持部17の表面を、外枠11、13の表面及び電極20の表面レベルよりも一段低く引き込むもので、フォトリソグラフィを用いたエッチングや研削あるいはプレス等の手段により行うことができる。図4において斜線で示した部分が引き込み加工を施した部分である。

さらに、外枠 11, 13 の電極支持部 17 に連なる部分に凹部を設け、外枠 11, 13 の全域にわたって凹凸をつける。凹部の深さは前記引き込み加工よりも一段と低くするので、この工程はプレス加工によるのが望ましい。

【0023】

図 5 は、図 4 の鎖線 B で囲った外枠 11, 13 に設けた凹凸部近傍を示す斜視図である。図 5 に示すように外枠 11, 13 はプレス加工されて凸部 14 と凹部 16 が連続して形成されたものとなる。この凸部 14 は最後に切除して各電極部を電氣的に独立させるためのものである。

凹部 16 からは電極支持部 17 が伸びており、電極支持部 17 には電極 20 が形成されている。そして電極支持部 17 の表面は引き込み加工されて電極 20 の表面よりも僅かに低くなっている。図 4 の平面図で示すように、本実施形態の場合は電極 20 は 2 列に配置されており、電極 20 の両端に伸びる電極支持部 17 によって外枠 11, 13 と中枠 15 に繋止されている。

【0024】

図 6 は、図 4 で中枠 15 の両側にある電極 20 とそれに続く電極支持部 17 を通る線 C-C' に沿って切断した断面を示す図である。中枠 15 と電極 20 の表面は同一であり、電極支持部 17 の表面は中枠 15 や電極 20 の表面よりも一段低くなっている。低くなった部分の深さ (t) は、リードフレームの当初の厚さ (T) の 50% 程度とするのが適当である。

【0025】

図 7 は、図 4 で外枠 11, 13 と電極支持部 17 とそれに続く電極 20 とを通る線 D-D' に沿って切断した断面を示す図である。外枠 11, 13 の凸部 14 の表面と電極 20 の表面は同一であり、電極支持部 17 の表面はそれよりも (t) だけ低くなっている。電極支持部 17 は外枠 11, 13 の近傍で外枠 11, 13 に設けられた凹部 16 へと繋がっている。電極支持部 17 は図 7 (a) のように傾斜をなしていても良く、また図 7 (b) のようにクランク状になっていても良い。

図 8 は図 7 に示す部分を正面から見た図であり、外枠 11, 13 に形成された凸部 14 と凹部 16 が連続して連なり、凹部 16 からは電極支持部 17 が立ち上

がって電極 2 0 に繋がっている。これら外枠 1 1, 1 3 と電極支持部 1 7 及び電極 2 0 を纏めて電極部と呼ぶ。

【 0 0 2 6 】

② フレーム組立工程

次に、前記のように加工の終わったリードフレーム 1 0 に半導体チップ 5 をフェースアップモードで接着する。図 9 はリードフレーム 1 0 と半導体チップ 5 を重ね合わせた状態を示す平面図である。リードフレーム 1 0 は半導体チップ 5 の外周部に設けられたボンディングパッド 7 の内側に納められている。このように配置することにより、最終目標とする半導体装置は半導体チップ 5 とほぼ同じ大きさにすることができる。半導体チップ 5 の各ボンディングパッド 7 は、リードフレーム 1 0 の対応する電極部の凹部 1 6 にボンディングワイヤー 8 で接続される。このようにしてフレーム組立物を形成する。

図 1 0 は図 9 の鎖線 C で囲んだフレーム組立後の外枠 1 1, 1 3 に設けた凹凸部近傍を示す斜視図である。

図 1 0 に示すように凸部 1 4 と凹部 1 6 が連続して形成されており、凹部 1 6 からは電極支持部 1 7 が伸びており、電極支持部 1 7 には電極 2 0 が形成されている。そして各凹部 1 6 と半導体チップ 5 の各ボンディングパッド 7 とはボンディングワイヤー 8 で接続されている。また、各凹部 1 6 の下面は絶縁テープ 1 9 を介して半導体チップ 5 上に載置されている。

【 0 0 2 7 】

③ 封止工程

前記のフレーム組立物（実際はユニットが多連装されている）を割り型に装着し、割り型のキャビティに樹脂を充填し硬化させる。これにより各ユニットに連通したパッケージが形成される。この封止工程において、樹脂は電極連結部の引込みにより形成された空隙にも充填され、電極連結部を取り巻くようにして硬化する。

硬化物を割り型から取り出すと半導体装置のユニット連続体を得られる。この連続体では、実装面に各ユニットの電極 2 0 の表面が露出している。

【 0 0 2 8 】

④メッキ工程

次に実装面を金属メッキする。使用する金属としてはS n - P b系、S n - B i系、S n - C u系等の低融点合金が好んで用いられる。これによって電極20の露出した各面にメッキ層が形成される。

【0029】

⑤はんだバンプ形成工程

次に電極の露出した各面に形成されたメッキ層を加熱溶融することにより低融点合金が球状化してはんだバンプが形成される。あるいはまた、メッキ層表面に溶剤を塗布し、はんだボールを加熱圧接することによりはんだバンプを形成することもできる。

【0030】

⑥切除工程

前記半導体装置の連続体を、図9に示す外枠11、13及び中枠15に沿って切削し溝4を形成する。図11は切除工程の一過程を示す外観斜視図である。図11では外枠11、13に沿って切削する様子を示している。図に示すように平面Sで示すレベルまでハーフダイシングによって切削して、外枠11、13に設けられた凸部14を切除する。

また、中枠15の部分については図示は省略するが、ハーフダイシングによって中枠15を切除して、各電極連結部を分離する。

これにより図12に示すように各凹部16が分離されて、独立した電極部となる。

【0031】

図13は中枠15に形成した溝の側面に沿って眺めた図である。中枠15に形成した溝の両側の側面には、電極支持部17の切断面が連続して配置されて露出している。電極支持部17の切断面は四周を封止用樹脂2で覆われており、電極支持部17の上面は封止用樹脂2の表面から深さ(t)だけ引っ込んでいる。このように電極支持部17が封止用樹脂で囲まれて保持されているので、半導体装置を外部回路に接続した場合、半導体装置が外力により引っ張られても電極と封止用樹脂とが剥離することはない。

図14は図6と同様に、中枠の両側にある電極20とそれに続く電極支持部17を通る線F-F'に沿って切断した断面を示す図である。中枠はハーフダイシングにより切除されて、溝4が形成されている。封止用樹脂2の表面に露出した電極20の表面には、メッキ層22を介してはんだバンプ3が形成されている。

【0032】

図15は外枠11、13に形成した溝4を上から眺めた平面図である。この溝4は先に説明したとおりハーフダイシングによって外枠11、13に形成した凸部14のレベルまで切除して形成された溝である。したがって、溝に沿った側面には何も露出していない。この溝4の底面には、切除された凸部14の切断面14aが露出しているのみである。電極支持部17や凹部16並びにボンディングワイヤー8は、封止用樹脂中に埋設されている。

この様子を示したのが図16である。図16は図15の線H-H'に沿った断面図である。図16に示すとおり溝4の深さは凸部14の切断面14aまでであり、電極支持部17や凹部16並びにボンディングワイヤー8は、封止用樹脂中に埋設されている。そして電極20のみが樹脂表面露出しており、電極20にはメッキ層22を介してはんだバンプ3が形成されている。

【0033】

本発明の半導体装置においては、樹脂表面に露出しているのは電極面のみであり、樹脂に形成した溝に露出している電極連結部の切断面も樹脂により囲まれていて、電極面とは連続していないので、メッキ層形成に際して電極面と電極連結部の切断面の間ではんだがブリッジを形成することもなく、はんだ付着量も安定して工程管理が容易となる。

【0034】

樹脂に形成した溝は解放のままでも良いが、溝を形成して電極連結部を分断した後再度絶縁性・防湿性を有する樹脂で埋め戻しても構わない。電極連結部の断面を樹脂封止することにより防塵、防湿が強化され、より安定した動作が保証されるようになる。

【0035】

【発明の効果】

また、本発明の半導体装置は、外部回路と接続するための電極が、半導体チップのボンディングパッドの内側に配置されているので、全体の大きさが半導体チップとほぼ同じ大きさとなり、半導体装置の小型化が容易に達成できる。

また、封止用の樹脂表面露出した電極面と電極連結部の切断面とが連続していないので、はんだによるブリッジが形成されることもなく、はんだの消費量が一定するので生産管理上も有利になる。

さらに電極連結部が封止用の樹脂に埋設されているので、電極と樹脂パッケージとの結合強度が向上し、半導体装置が引張られることがあっても電極の剥離が防止できる。

【図面の簡単な説明】

【図 1】 本発明の半導体装置の一実施形態を示す外観図である。

【図 2】 図 1 に示す半導体装置の線 A - A' に沿った断面構造を示す図である。

【図 3】 本発明の半導体装置の製造方法の工程図である。

【図 4】 本発明で使用するリードフレームの平面図である。

【図 5】 図 4 に示すリードフレームの鎖線 B で囲んだ部分の近傍を示す斜視図である。

【図 6】 図 4 に示すリードフレームの線 C - C' に沿って切断した断面を示す図である。

【図 7】 図 4 に示すリードフレームの線 D - D' に沿って切断した断面を示す図である。

【図 8】 図 7 に示す部分を正面から見た図である。

【図 9】 リードフレームと半導体チップを重ね合わせた状態を示す平面図である。

【図 1 0】 図 9 の鎖線 C で囲んだフレーム組立後の外枠に設けた凹凸部近傍を示す斜視図である。

【図 1 1】 切除工程の一過程を示す外観斜視図である。

【図 1 2】 切除後の状態を示す外観斜視図である。

【図 1 3】 図 9 の線 F - F' に沿って切断した断面を示す図である。

【図 14】 図 9 の線 G-G' に沿って切断した断面を示す図である。

【図 15】 外枠に形成した溝を上から眺めた平面図である。

【図 16】 図 15 の線 H-H' に沿って切断した断面を示す図である。

【図 17】 従来の半導体装置を製造する際に用いられるフレームの一例を示す平面図である。

【図 18】 前記従来のフレームを用いて製造された半導体装置の断面図である。

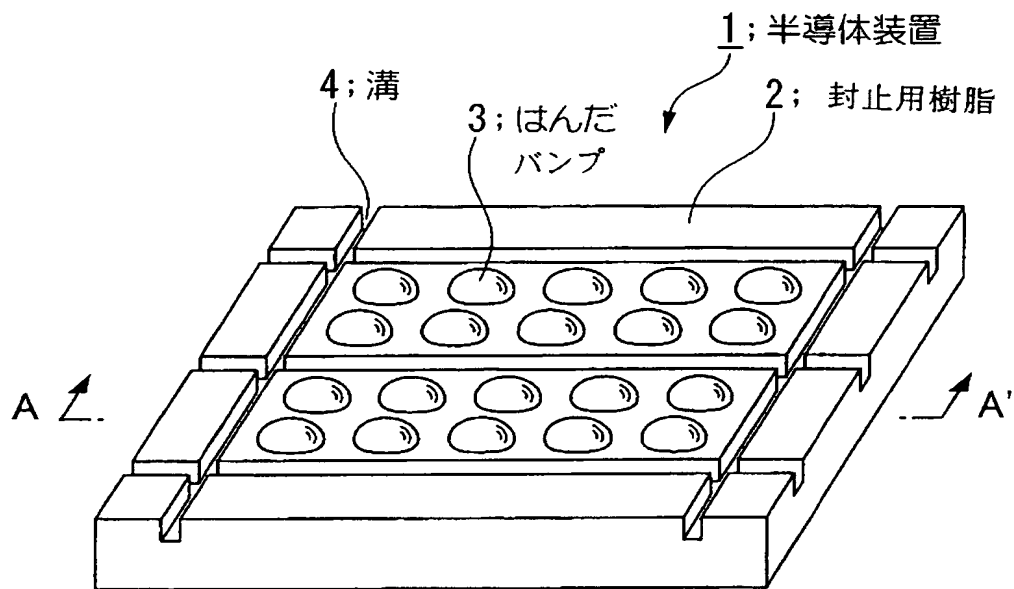
【図 19】 従来の半導体装置における端子の様相を示し、図 19 (a) ~ 図 19 (c) ははんだ付けの際の様相を示す断面図、図 19 (d) は剥離を防止しようとして提案された端子の様相を示す断面図である。

【符号の説明】

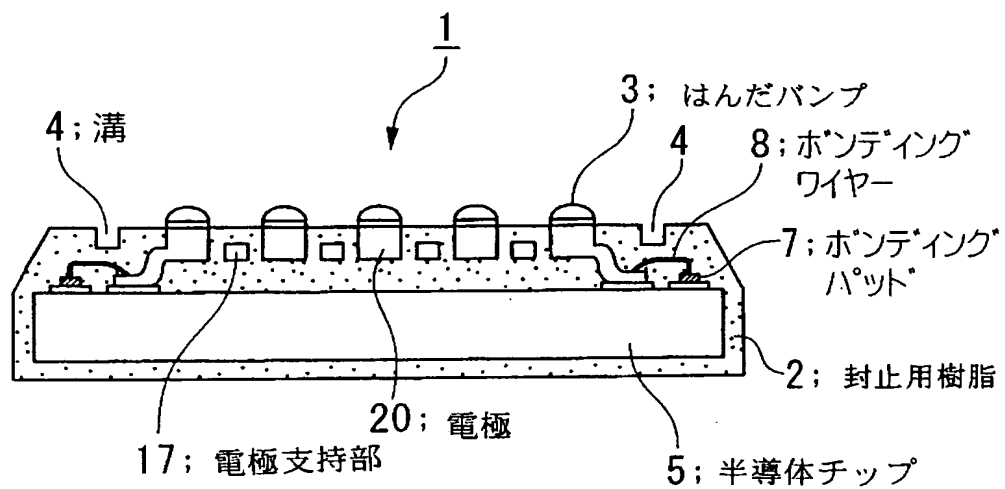
1.....: 半導体装置、2.....封止用樹脂、3.....はんだバンプ、4.....溝、5.....半導体チップ、7.....ボンディングパッド、8.....ボンディングワイヤー、10.....リードフレーム、11, 13.....外枠、14.....凸部、15.....中枠、16.....凹部、17.....電極支持部、20.....電極、101.....半導体チップ、102.....端子、105.....フレーム、151.....端子支持部、DG.....切削溝

【書類名】 図面

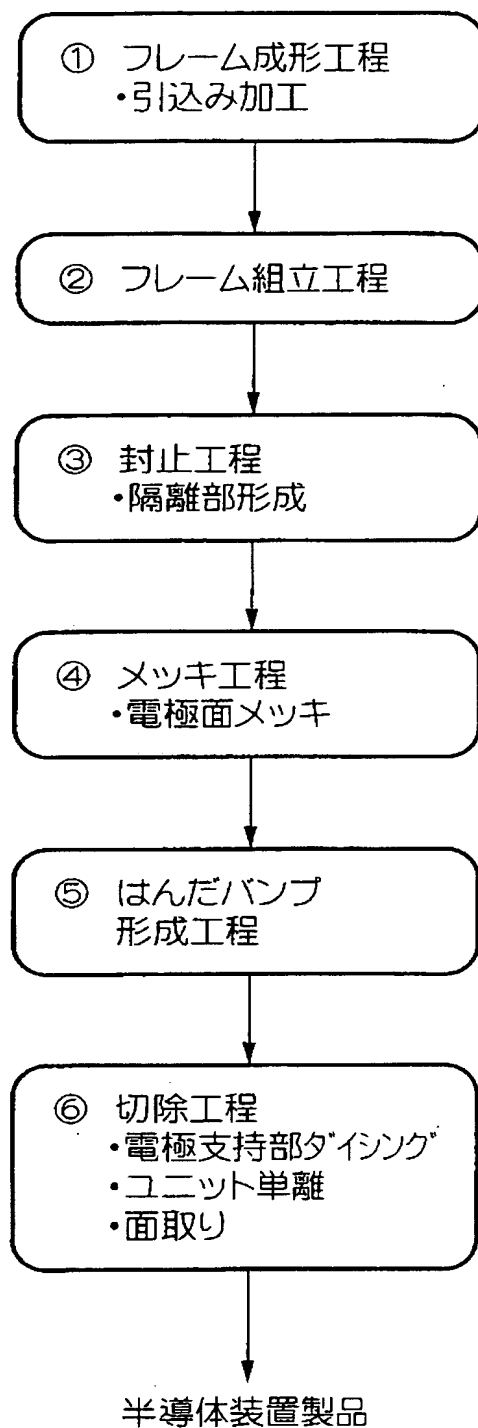
【図 1】



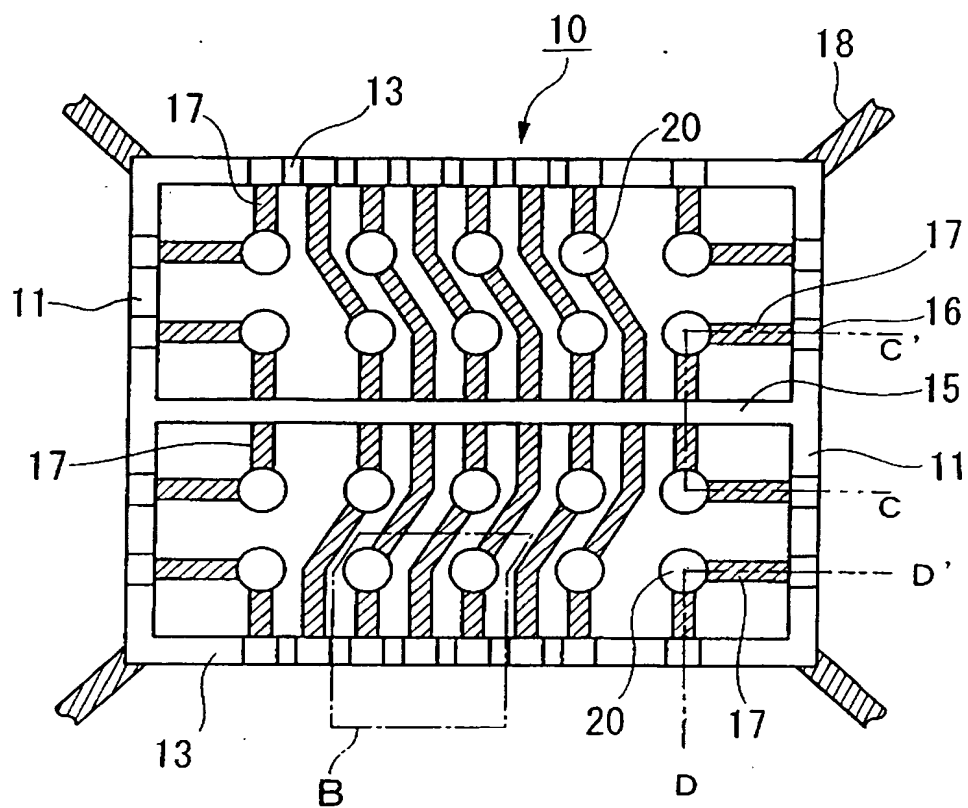
【図 2】



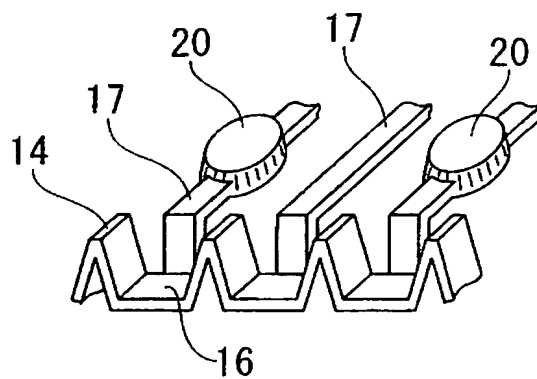
【図 3】



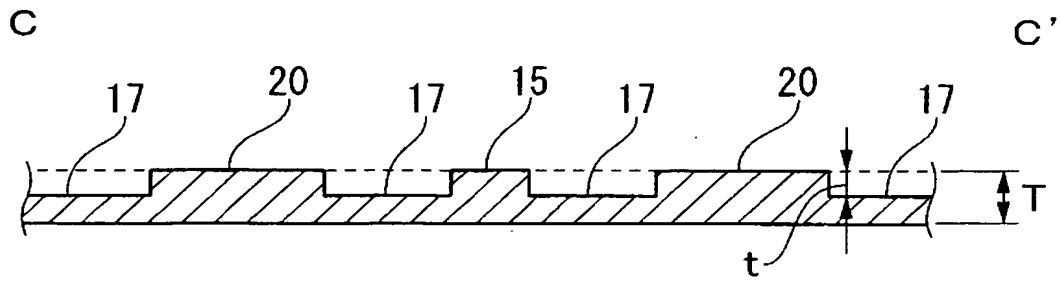
【図 4】



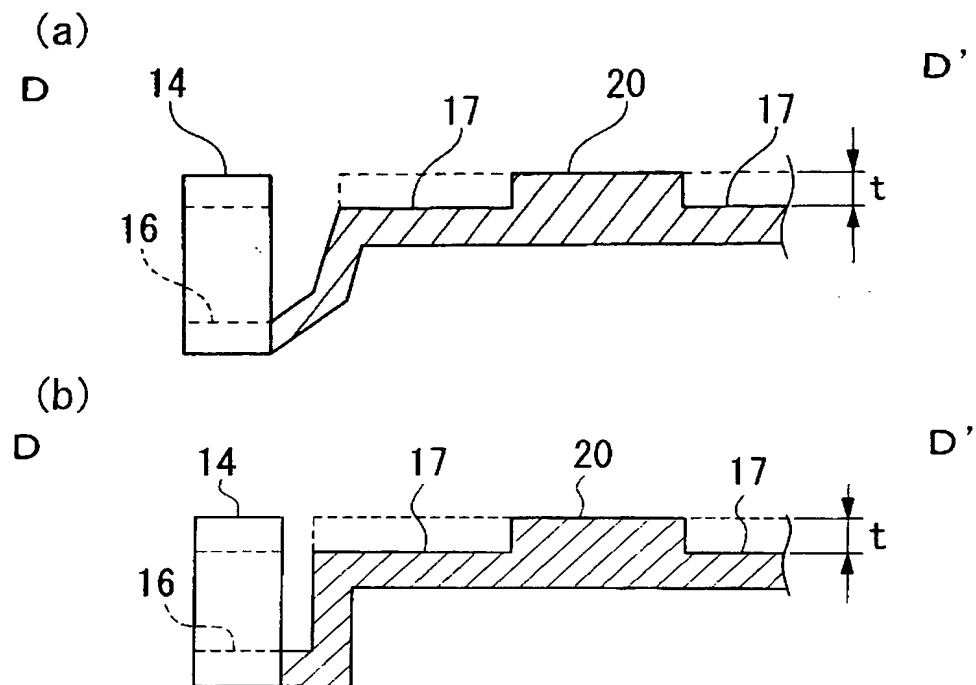
【図 5】



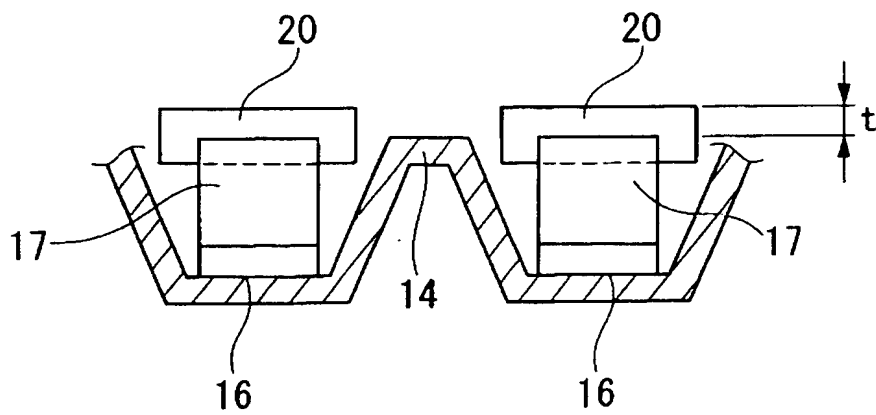
【図 6】



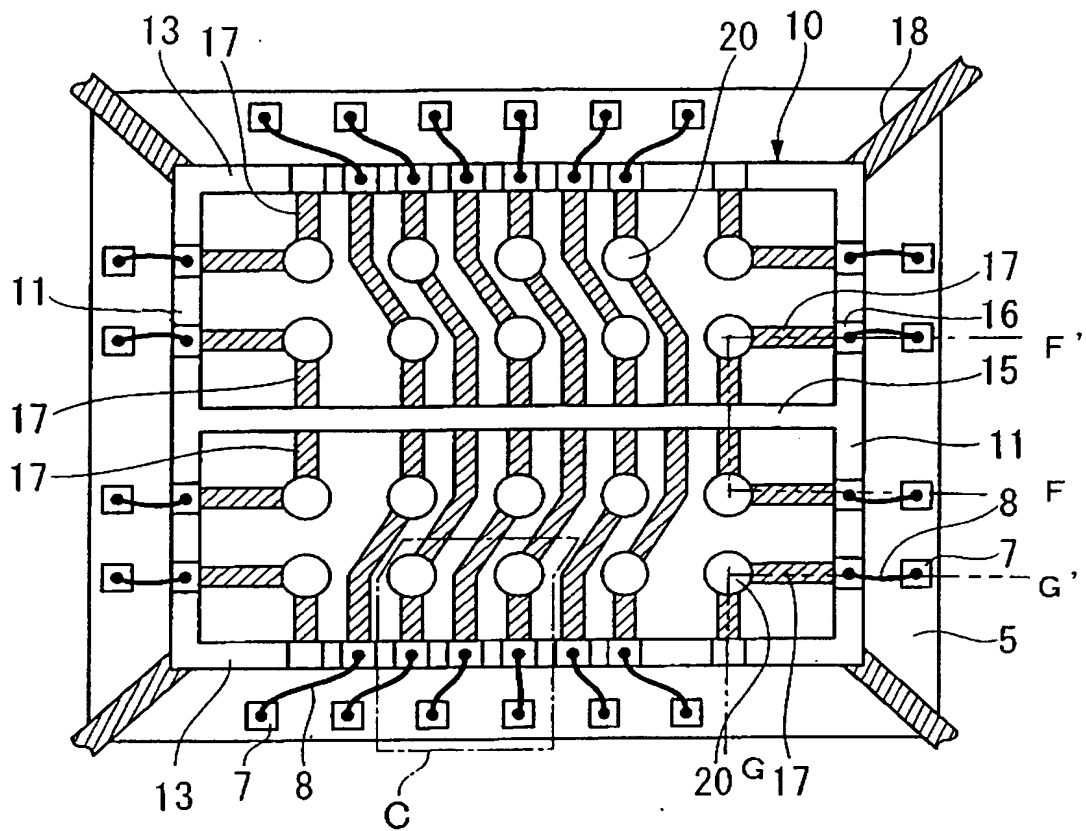
【図 7】



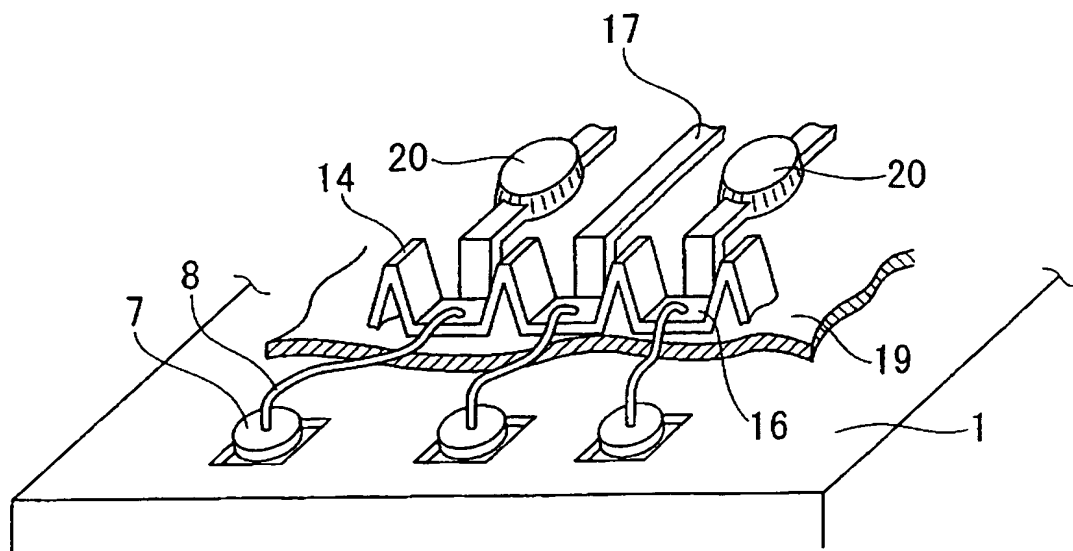
【図 8】



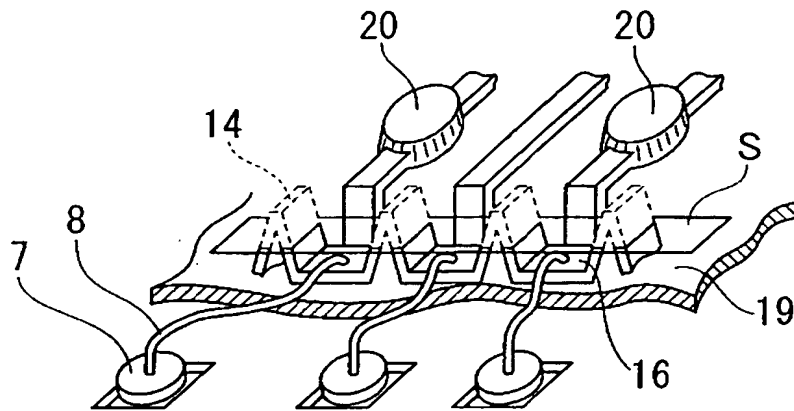
【図 9】



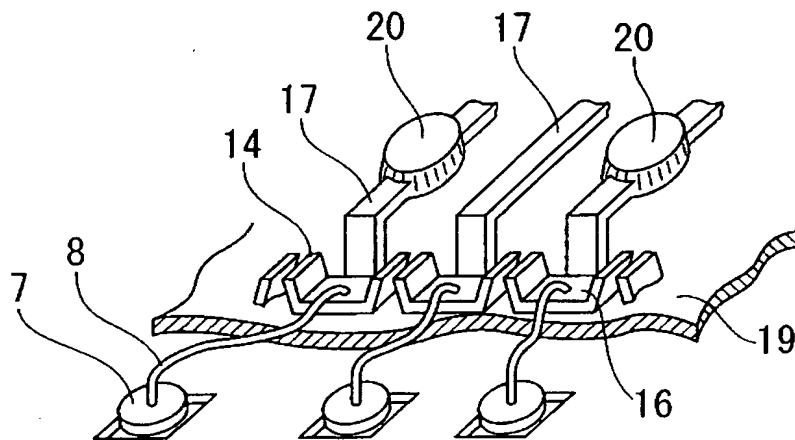
【図 10】



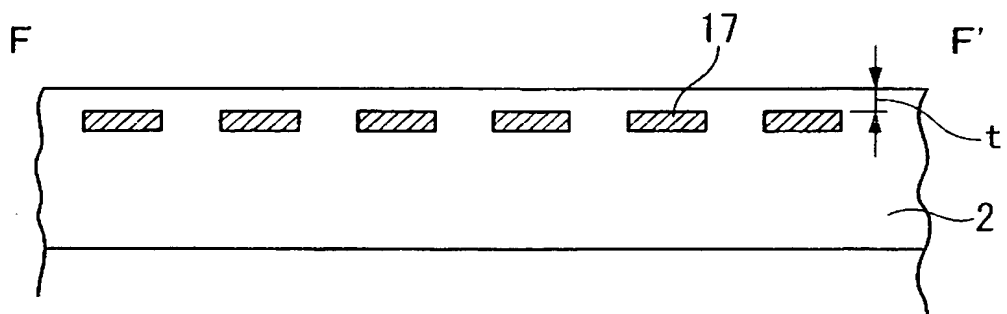
【図 1 1】



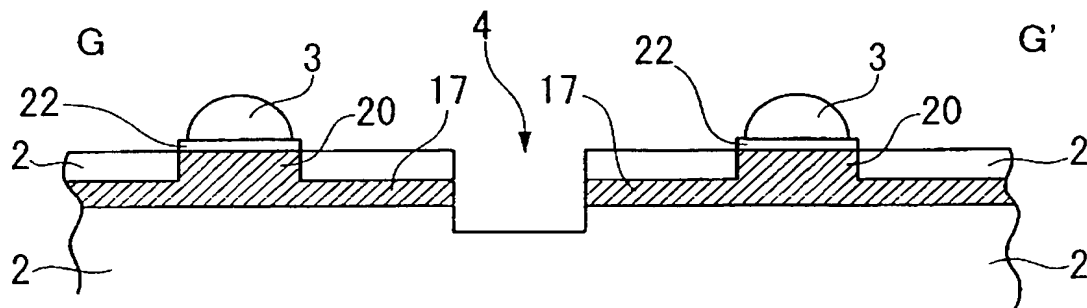
【図 1 2】



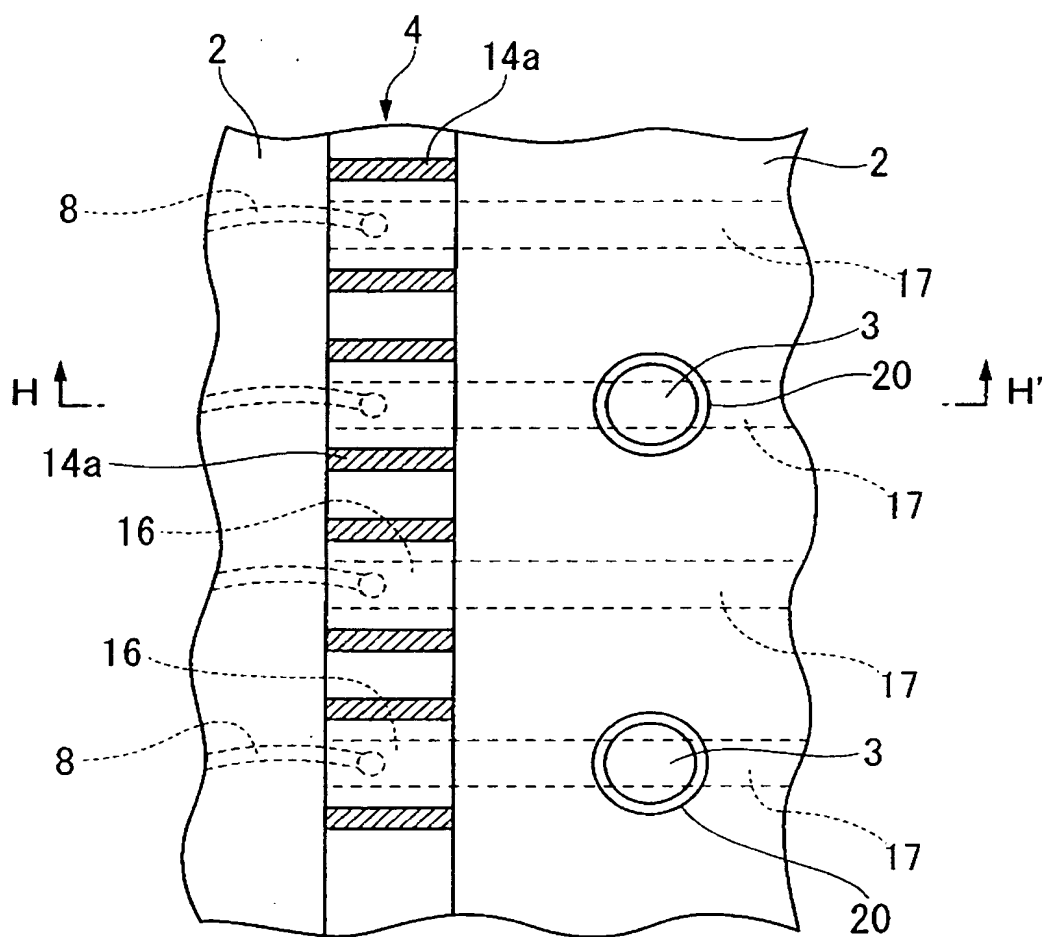
【図 1 3】



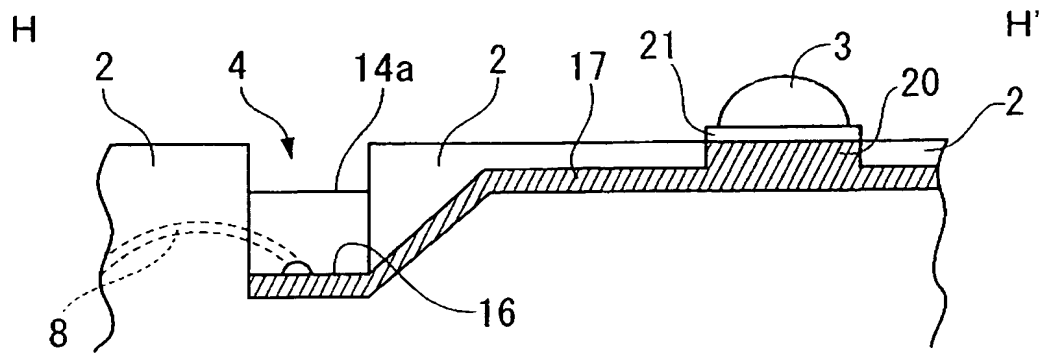
【図 14】



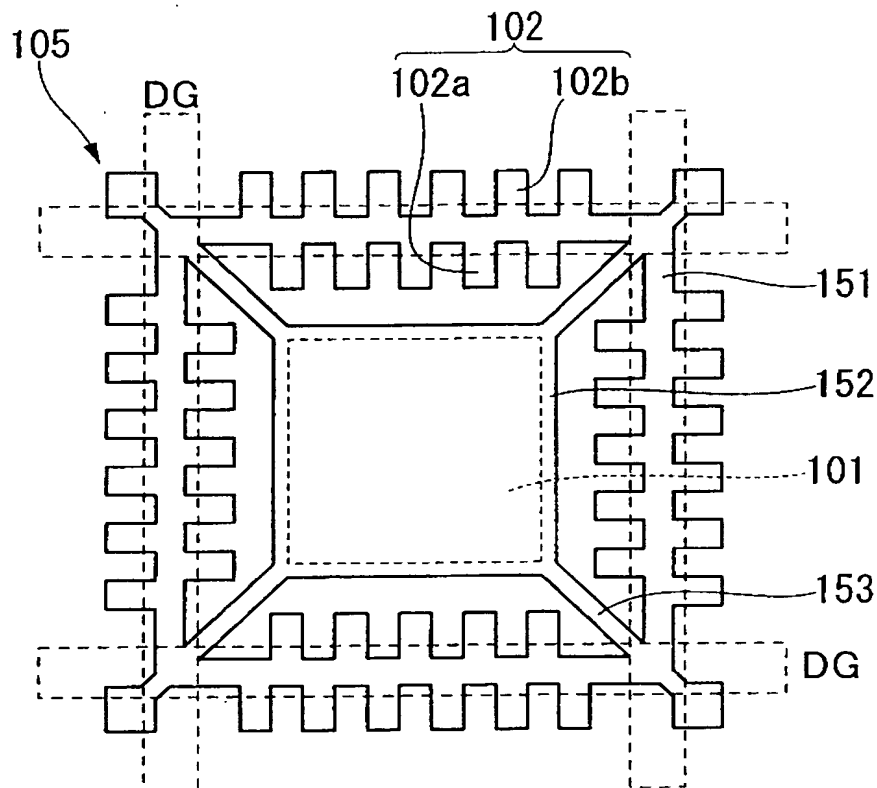
【図 15】



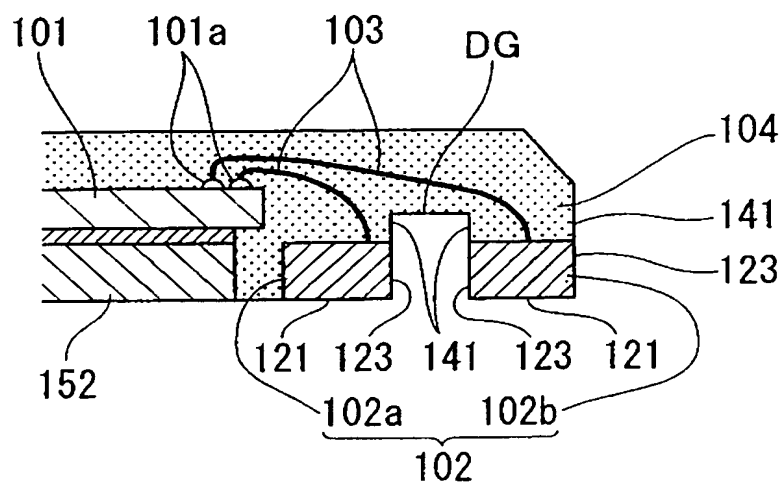
【図 16】



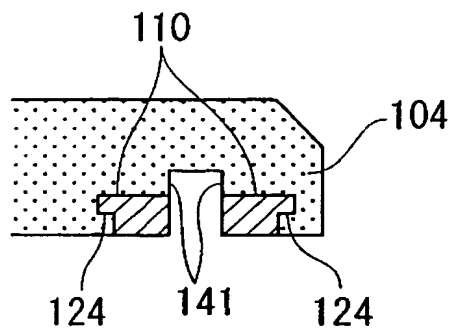
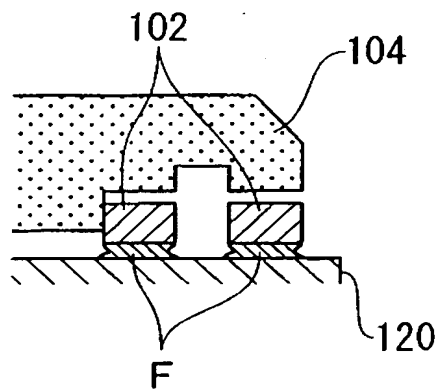
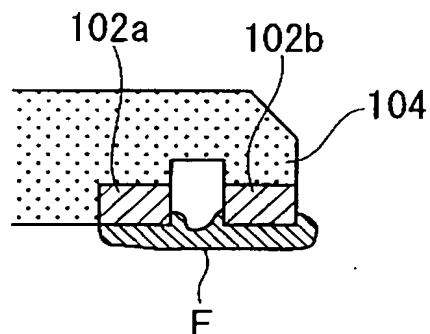
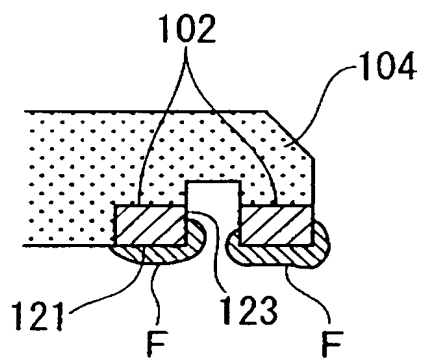
【図 17】



【図 18】



【図 19】



【書類名】 要約書

【要約】

【課題】 外部回路と接続するための多数の電極が、半導体チップサイズの内側に配列された、小型の半導体装置を提供する。

【解決手段】 半導体チップのボンディングパッドサイズよりも小さなリードフレームを使用し、リードフレームに接続された多数の電極部と半導体チップのボンディングパッドとを接続するとともに、半導体チップとリードフレームを一体にして、リードフレームに接続された電極の表面のみを樹脂表面に露出させて封止用樹脂で覆ってパッケージとする。パッケージとした後、各電極部を繋止している電極支持部を切除して、電氣的に独立した多数の電極を形成する。

【選択図】 図 1

特願 2 0 0 3 - 0 4 4 4 9 5

出 願 人 履 歴 情 報

識別番号

[0 0 0 0 0 4 0 7 5]

1. 変更年月日

1 9 9 0 年 8 月 2 2 日

[変更理由]

新規登録

住 所

静岡県浜松市中沢町 1 0 番 1 号

氏 名

ヤマハ株式会社